

# Prefazione

---

L'evoluzione delle tecnologie elettroniche ha portato a una sempre più ampia diffusione dei sistemi digitali in ogni ambito della vita quotidiana, dai telefoni cellulari alle macchine fotografiche digitali a molti componenti delle automobili. Nonostante la loro applicazione specifica, questi sistemi mantengono un'architettura di tipo generale, analoga dunque a quella dei personal computer, con una o più CPU che eseguono le applicazioni software e uno o più componenti hardware dedicati.

La progettazione di sistemi con queste caratteristiche richiede quindi competenze miste, relative ai sottosistemi sia software sia hardware, e in ultima analisi implica la disponibilità di componenti hardware qualificati in termini di prestazioni, dimensioni e costi, che il progettista deve sapere appropriatamente scegliere e introdurre nel sistema.

Questo libro ha lo scopo di fornire le competenze di base necessarie per progettare i componenti hardware di un sistema digitale. L'ampiezza e la complessità del tema avrebbero comunque impedito una presentazione completa; ci siamo perciò orientati a offrire una trattazione approfondita dei principi e dei metodi di base per la progettazione delle reti logiche sincrone, tralasciando dunque in particolare l'analisi delle reti asincrone oltre che lo studio di tutte le problematiche relative alla gestione del flusso di progetto.

Questo testo nasce dall'esperienza degli autori nell'insegnamento dei corsi di base di progettazione hardware, spesso denominati Reti Logiche o Calcolatori Elettronici, presso il Politecnico di Milano. Si tratta di un testo introduttivo destinato agli studenti dei corsi di laurea di primo livello, che mira a fornire una visione unificata dal punto di vista formale e operativo delle diverse tematiche affrontate, corredate da un ampio insieme di esempi ed esercizi risolti, posti sia all'interno sia alla conclusione dei singoli capitoli.

Il libro è organizzato in undici capitoli. Dopo una breve introduzione, il Capitolo 2 presenta i concetti principali dell'algebra booleana e in particolare dell'algebra di commutazione, che costituiscono la base per la formalizzazione delle reti logiche. In questo contesto si definiscono i concetti di funzione ed espressione e se ne specificano le rappresentazioni formali utilizzate, dalla tabella della verità alle forme canoniche. Il capitolo si conclude con l'introduzione delle

porte logiche, che consentono di realizzare le operazioni definite dall'algebra di commutazione e di rappresentare una funzione mediante una rete di porte logiche. Il Capitolo 3 introduce i concetti di codice e di codifica dell'informazione, focalizzandosi poi in particolare sul caso dei numeri naturali, relativi e razionali. L'ultima parte del capitolo è dedicata alla presentazione dei concetti base dell'aritmetica binaria.

Gli argomenti, di natura prevalentemente formale, presentati in questi capitoli costituiscono la necessaria premessa per l'introduzione delle tecniche per la progettazione di una rete logica che realizzi la funzionalità desiderata.

Il Capitolo 4 presenta le reti logiche combinatorie. Si tratta delle reti logiche più semplici, il cui comportamento dipende solo dagli ingressi, poiché sono prive di memoria. In questo capitolo si parte dalla descrizione informale della funzionalità per passare alla sua rappresentazione formalizzata identificando una espressione algebrica che la rappresenti (la fase di sintesi), concentrandosi poi sulle tecniche di ottimizzazione della qualità dell'espressione identificata, secondo un criterio predefinito (dimensione, tempo, ecc.).

La presentazione delle tecniche di ottimizzazione è stata suddivisa in base alla tipologia di rete che si vuole ottenere: reti logiche a due livelli (in cui il numero di porte tra un ingresso e una qualunque uscita è al più due) o a più livelli. Per le reti a due livelli si trattano prima i metodi esatti, che consentono sempre di trovare una soluzione ottima rispetto al criterio considerato, ma che hanno delle limitazioni in termini di dimensione delle espressioni che sono in grado di elaborare a causa della complessità degli algoritmi; successivamente viene introdotto un metodo euristico in grado di identificare una soluzione anche nel caso di espressioni con un numero molto elevato di variabili, ma senza poterne garantire l'ottimalità. Per le reti multilivello vengono proposte le principali trasformazioni adottate dagli strumenti di sintesi e ottimizzazione combinatoria oggi disponibili, e gli algoritmi euristici che ne definiscono l'ordine di applicazione. Anche in questo caso non è possibile garantire l'identificazione della soluzione ottima.

Il Capitolo 5 presenta i principali componenti combinatori utilizzati nella realizzazione di sistemi digitali complessi: multiplexer, demultiplexer, decoder, priority encoder, sommatore, sottrattori, complementatori, comparatori, moltiplicatori e unità aritmetico-logiche.

Il Capitolo 6 introduce le macchine a stati finiti, un modello per la descrizione delle funzionalità di reti logiche sequenziali, il cui comportamento dipende dall'intera sequenza temporale degli ingressi. In particolare, il capitolo approfondisce le macchine deterministiche sincrone. Per questo modello si definiscono formalmente le macchine di Mealy e di Moore e si introducono le procedure di trasformazione da una rappresentazione all'altra. Infine vengono definiti i principali for-

malismi di descrizione delle macchine a stati finiti sia a livello comportamentale sia a livello strutturale.

Il Capitolo 7 introduce la struttura più semplice in grado di operare come unità di memoria per un bit di informazione. A partire da tale struttura di base vengono poi derivate le diverse tipologie di elementi di memorizzazione che possono essere classificate in base alla modalità di sincronizzazione. Gli elementi di memoria sincroni vengono distinti anche in base alla relazione tra variazione degli ingressi e variazione dello stato (latch, flip flop), oppure in base alla funzionalità attribuita agli ingressi (SR, D, T, JK). Questi elementi vengono poi utilizzati per realizzare la memoria di stato delle reti sequenziali.

Il Capitolo 8 introduce le fasi di progetto delle macchine sequenziali, partendo da una specifica informale fino alla rappresentazione delle reti combinatorie che realizzano le funzioni di stato prossimo e di uscita e degli elementi di memoria necessari. La prima parte del capitolo è dedicata a fornire degli spunti di metodo su come procedere nella definizione di un diagramma degli stati che rappresenti la specifica iniziale. Data una rappresentazione formale vengono poi discusse le tecniche di codifica degli stati, considerando pro e contro dei diversi approcci possibili. L'ultima fase è quella della scelta degli elementi di memoria che influenza la realizzazione della rete combinatoria per la funzione di stato prossimo.

Le tecniche di ottimizzazione delle macchine a stati finiti rispetto al numero degli stati sono argomento del Capitolo 9, in cui vengono presentati i metodi di riduzione del numero di stati con riferimento a macchine completamente specificate e non. Si tratta di tecniche che consentono di progettare una macchina funzionalmente equivalente a quella di partenza ma di dimensioni minori.

Il Capitolo 10 propone una visione strutturale del problema dell'ottimizzazione delle reti sequenziali, a valle della sintesi, il cui obiettivo è quello di minimizzare il numero di elementi di memoria o il periodo di clock, attraverso lo spostamento dei registri, senza modificare la parte combinatoria. Si tratta di un argomento più avanzato, che può essere omesso da un corso base.

Il Capitolo 11 conclude il libro con la presentazione dei principali componenti sequenziali, utilizzati come base per la realizzazione di sistemi digitali più complessi. Vengono presentati in particolare i registri e i contatori.

A conclusione di questa breve presentazione vorremmo ringraziare i prof. Roberto Negrini, Mariagiovanna Sami e Renato Stefanelli, ossia le persone che, più di altre, al Politecnico ci hanno insegnato la materia, trasmettendoci la passione per la progettazione hardware e tutti gli aspetti che riguardano i sistemi digitali.